

an humanoiden Haushaltsrobotern arbeiten. Dabei spielen extrem kleine leistungsfähige Elektromotoren eine entscheidende Rolle. Und da kommen wir mit unseren GaN-Bausteinen und speziell für diese Applikation entwickelten ICs ins Spiel.

Wenn es den Firmen wie Tesla, 1X oder Agility Robotics gelingt, das Gehirn ihrer Roboter mit ihrer Motorik zu verbinden und dann Anweisungen wirklich in konkrete Bewegungen umgesetzt werden können, kommen wir dem Thema KI nahe. Ich denke, in den entwickelten Ländern würde fast jeder so einen Humanoiden für 25.000 Dollar oder Euro kaufen.

Nächster Megatrend: KI-Rechenzentren. Wie wichtig könnte GaN hier bei der Umstellung auf 800-VDC-Architekturen sein, und wird es die Aufgabe von GaN sein, hier von 800 VDC in 12,5 VDC zu wandeln?

Wenn ich die Primärseite betrachte, kann ich die Wandlung von 800 V zweistufig mit SiC in einer ISOP-Konfiguration durchführen, auch mit 650-V-GaN ist eine zweistufige Wandlung in einer ISOP-Konfiguration möglich. Wenn ich das mit 50-V-GaN-Bausteinen in einer ISOP-Konfiguration machen will, besteht die Lösung aus acht Stufen. Ich würde sagen, es ist noch offen, wer sich hier durchsetzt. Sobald die Spannungen jedoch bei 50, 12 oder 6 V angekommen sind, ist die Situation klar, dann gehört das Feld GaN. Denken Sie aber auch daran: Bei 800 V fließen auf einem Serverboard etwa 6 A. Bei den leistungsfähigsten mögen es auch 15 A sein. Erreichen wir aber den Point of Load sprechen wir über 4000, 10.000 oder 12.000 A – genau dort spielt dann GaN seine Stärken aus.

Wir wissen, Sie haben kein Interesse daran, bidirektionale GaN-Schalter mit 650/750 V anzubieten. Was halten Sie davon, dass solche Schalter auf der PCIM jetzt auch in SiC vorgestellt wurden?

Ich halte das für hervorragende Bauteile, die viele Probleme lösen, bei denen heute zwei antiparallel geschaltete Bauteile nötig sind. Ich finde die Funktionalität wirklich hervorragend! Wir werden sehen, welche Technologie sich durchsetzt. Erweist sich das SiC-Konzept hier als erfolgreich, werden andere Unternehmen folgen.

Es liegen noch zweieinhalb Jahre Trump vor uns. Kann er die Weltwirtschaft noch mehr zerstören, als er das schon getan hat? Wie stark hat Ihr Geschäft mit chinesischen Kunden seit seiner Zollpolitik gelitten?

Ich hatte wirklich nicht erwartet, dass außerhalb Chinas eine Tendenz entstehen könnte, keine chinesischen Produkte mehr zu kaufen. Ich dachte die Kunden würden weiterhin die für ihre jeweilige Anwendung beste und kostengünstigste Lösung wählen. In China selbst gibt es inzwischen eine deutliche, von der Regierung geförderte Bevorzugung chinesischer Hersteller. Lässt sich der Schaden reparieren? Ich denke, der Ruf der USA als verlässlicher Partner ist stark beschädigt. Wir werden wohl nie mehr zum ehemaligen Zustand zurückkehren.

Die großen Tech-Firmen in den USA unterstützen Trump. Gilt das auch für die Halbleiterbranche oder die US-Industrie insgesamt?

Trump denkt sehr transaktional. Wer mir etwas gibt, der bekommt etwas zurück. Aus diesem Grund signalisieren die großen Unternehmen Trump ihre Unterstützung. Ob das für viele Bereiche gut ist, wage ich zu bezweifeln. Aber für mich steckt dahinter keine Ideologie dieser Unternehmen, sie müssen an die Interessen ihrer Aktionäre denken. Man kann ihnen ihren Sinneswandel also nur schwer vorwerfen.

Das Interview wurde geführt von Engelbert Hopf und Iris Stroh.

Mehr als nur Takt

Vom Einzelquarz zur Schlüsseltechnologie für Konnektivität

Timing bestimmt heute nicht mehr nur den Takt – es bestimmt die Leistungsfähigkeit des gesamten Systems. Deshalb geht der Trend vom diskreten Quarz zu integrierten Oszillator- und Timing-Systemen – insbesondere dort, wo Datenraten, Synchronisation und Signalintegrität immer höhere Anforderungen stellen.

DIPL.-ING. DAPHNE POPESCU,
PRODUCT AND SALES MANAGEMENT,
UND DIPL.-ING. HANNES EHRENBURG,
HEAD R&D CENTER,
BEIDE VON GEYER ELECTRONIC.

Denn je schneller Daten übertragen werden, desto wichtiger wird die Qualität des Taktsignals. Früher musste der Quarz »nur schwingen«. Heute beeinflusst der Oszillator direkt:

- Datenrate
- Bitfehlerrate
- Synchronisation

- Netzwerkstabilität
- Effizienz von KI- und Hochleistungsrechner-Systemen

Die Vorteile der Differenzoszillatoren:

- Differenzialoszillatoren erzeugen komplementäre Ausgangssignale
- und bieten eine hohe Störsicherheit sowie eine hervorragende Signalintegrität für Hochgeschwindigkeitsanwendungen.
- Sie zeichnen sich durch niedrigen RMS-Jitter, geringes Phasenrauschen,
- differenzielle Signalführung und hoher Immunität gegenüber Gleichtaktstörungen aus.

Hochleistungsfähige Differenzialoszillatoren wie LVDS, HCSL und zunehmend auch LVPECL werden als Taktgeber für die präzise Synchronisation von Hochgeschwindigkeitsnetzwerken, KI-Systemen und Rechenzentren eingesetzt. Die Technologie ist nicht neu, aber die Bedeutung hat sich im Anbetracht der leistungsorientierten Applikationen signifikant geändert.

Im Wesentlichen können diese Oszillatoren wie folgt definiert werden:

- LVDS-Oszillatoren (Low Voltage Differential Signaling) erzeugen differenzielle Taktsignale mit niedriger Amplitude, geringem Jitter und hoher Störfestigkeit. Sie eignen sich besonders für Hochgeschwindigkeits-Datenübertragungen, bei denen eine hohe Signalintegrität bei gleichzeitig niedrigem Energieverbrauch gefordert ist.
- HCSL - Oszillatoren (High-Speed Current Steering Logic) erzeugen differenzielle Taktsignale mit sehr schnellen Flanken und extrem niedrigem Jitter. Die Technologie wurde speziell für PCI Express entwickelt und ist heute eine Schlüsselkomponente in KI-Servern, Hochleistungsrechnern und modernen Datenzentrumsarchitekturen
- LVPECL/PECL (Low Voltage Positive Emitter Coupled Logic) - Oszillatoren bieten höchste Taktqualität für besonders an-

AI Cluster Interconnects

Low-jitter LVDS Oszillatoren für KI- und Rechenzentrumsanwendungen gewährleisten:

- präzises Timing
- deterministische Systemleistung
- Skalierbare Hochgeschwindigkeitskommunikation



HCSL-Oszillatoren für PCIe Gen5/Gen6 Anwendungen ermöglichen:

- optimiertes PCIe-Timing
- minimalen Jitter
- hohe Signalintegrität



Die einst klar abgegrenzten Aufgaben von LVDS, HCSL und LVPECL wachsen durch die Konvergenz von KI, Cloud Computing und Hochgeschwindigkeitsnetzwerken zunehmend zusammenwachsen. (Bilder: Geyer Electronics)

spruchsvolle Hochfrequenz- und Synchronisationsanwendungen. Durch ihr sehr geringes Phasenrauschen, niedrigen Jitter und hohe Ausgangsleistung werden sie bevorzugt in Telekommunikations-, Netzwerk- und Messtechniksystemen eingesetzt.

Zusammenfassend stehen die einzelnen Differenzialoszillatortypen für folgendes:

- LVDS fokussiert auf Energieeffizienz
- HCSL auf minimalen Jitter für PCIe und High-Speed-Computing
- LVPECL/PECL auf maximale Signalqualität für Telekom- und Hochfrequenzanwendungen.

Typische Anwendungsfälle für Differentialoszillatoren

Während Standardoszillatoren in vielen Embedded- und Industrieanwendungen weiterhin eine wirtschaftliche und bewährte Lösung darstellen, erfüllen Differentialoszillatoren die Anforderungen moderner High-Speed-Architekturen.

Steigende Datenraten und immer komplexere Systemarchitekturen erhöhen die Anforderungen an das Timing. LVDS, HCSL und LVPECL bieten hierfür spezialisierte Lösun-

Anzeige

MIT UNSEREN INTERFACE-LÖSUNGEN WERDEN MESSWERTE ZU ERGEBNISSEN.

DIE BOBE-BOX:

Für alle gängigen Messmittel, für nahezu jede PC-Software und mit USB, RS232 oder Funk.

BOBE
INDUSTRIE-ELEKTRONIK

IHRE SCHNITTSTELLE ZU UNS:
www.bobe-i-e.de

gen, die heute in Rechenzentren, KI-Systemen, Netzwerken und Telekommunikationsinfrastrukturen zum Einsatz kommen.

Im Folgenden einige Beispiele dazu, welchen Mehrwert Differentialoszillatoren in unterschiedlichen Einsatzfällen bringen.

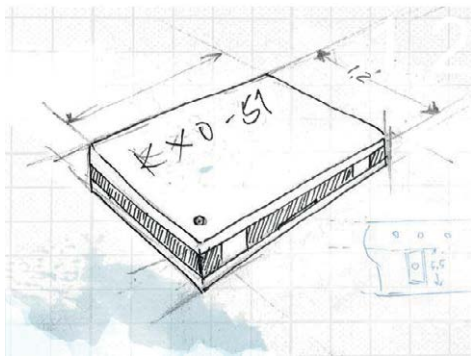
LVDS – Das Rückgrat moderner Datennetzwerke

In modernen Spine-Leaf-Netzwerken werden enorme Datenmengen zwischen AI-Servern, Storage-Clustern und Cloud-Infrastrukturen bewegt. Jeder Datenstrom zwischen Servern, Speicherlösungen und Netzwerkkomponenten muss präzise synchronisiert werden. LVDS-Oszillatoren liefern dabei störungsarme differenzielle Taktsignale mit geringer Leistungsaufnahme und unterstützen eine zuverlässige Datenübertragung über zahlreiche Hochgeschwindigkeitskanäle.

Daher sind LVDS-Oszillatoren wichtige Taktgeber u.a. für Ethernet-Switches, optische Module, Storage-Systeme, FPGA-Plattformen.

Beispiel 1: LVDS mit 156,25 MHz – Der Netzwerkstandard

156,25 MHz ist eine der wichtigsten Referenzfrequenzen in der Netzwerktechnik. Sie wird in Ethernet-Switches, PHYs, FPGAs und optischen Modulen verwendet und dient als Basis für die Erzeugung der benötigten SERDES-Datenraten.



Handzeichnung des »KXO-51«, ein Ultra-Low-Jitter-HCSL-Differential Oscillator sitzt in einem Gehäuse mit den Abmessungen 3,2 x 2,5 x 1,0 mm und eignet sich unter anderem für den Einsatz in GPS-Systemen und Entertainment-Systemen (PCIe).

Ein typisches Beispiel ist ein 100G-Ethernet-Switch in einem KI-Rechenzentrum, in dem für den Clock-Eingang eines ASICs oder FPGD ein LVDS-Oszillator mit 156,25 MHz eingesetzt wird.

Der LVDS-Oszillator gewährleistet eine gute Signalintegrität bei niedriger Leistungsaufnahme und eignet sich aufgrund der hohen Störfestigkeit und geringer EMV-Emissionen für Backplanes und Multilane-SERDES.

Auch wenn es bei dieser Frequenz auch LVPECL Oszis gibt, benötigt der LVDS im Vergleich zu LVPECL deutlich weniger Leistung und ist somit für Rechenzentren, Switches, KI-Servern, etc geeigneter.

Für einen 400G-Ethernet-Switch in einem Rechenzentrum werden in der Regel mehrere Taktdomänen erzeugt, bei denen 156,25 MHz die wichtigste Referenzfrequenz ist. Die Ethernet-SERDES erzeugen daraus die eigentlichen Lane-Datenraten mittels PLLs.

Beispiel 2: LVDS mit 200 MHz – FPGA- und Hochgeschwindigkeits-Digitaltechnik

200 MHz ist eine häufig verwendete Referenzfrequenz für FPGAs und DSP-Systeme. Sie wird oft als Systemtakt oder als Referenz für PLLs eingesetzt und eignet sich somit für Medizintechnik, Bildverarbeitung, Datenerfassungssysteme, Radar- und Sensoren Technik, etc.

Konkrete Beispiele sind Ultraschall-Bildgebungssysteme, wo die Taktversorgung des FPGA für Signalverarbeitung über einen 200 MHz LVDS-Oszillator erfolgt oder Hochgeschwindigkeits-Messsysteme, wo der 200 MHz LVDS-Clock als Referenz für ADCs und FPGA fungiert.

Medizintechnik und Messtechnik haben ähnliche Anforderungen bezüglich der Messgenauigkeit, Vielzahl der Datenkanäle, Kompaktheit, etc. Daher eignen sich für beide Anwendungsfälle LVDS-Oszillatoren, die eine gute Taktsignalqualität auf dicht bestückten Leiterplatten bei geringer Störempfindlichkeit bieten.

Während die LVDS-XOs einen präzisen Referenztakt für Hochgeschwindigkeitssysteme

me liefern, ergänzen LVDS-VCXOs diese Funktion um die Möglichkeit, Frequenz und Phase an externe Referenzen anzupassen und mehrere Systeme zu synchronisieren.

HCSL – Die Taktbasis für AI- und Hochleistungsrechner

Das Training großer AI-Modelle erfordert einen permanenten Datenaustausch zwischen Prozessoren, Grafikkarten und Beschleunigern. Diese Komponenten kommunizieren über PCI Express Gen5 und zunehmend Gen6. Bereits kleinste Taktabweichungen können die Übertragungsqualität beeinträchtigen.

HCSL-Oszillatoren wurden speziell für PCIe-Architekturen entwickelt und liefern vorwiegend mit 100-MHz-Referenztakt die notwendige Taktpräzision für AI-Server, GPU Cluster, PCIe-Switches und moderne Rechenzentrumsinfrastrukturen.

Bei HCSL-Oszillatoren ist es besonders wichtig, die Frequenzen mit den tatsächlichen Anwendungen zu verknüpfen, weil HCSL fast immer aus dem PCIe-Umfeld kommt.

Beispiel 1: 100 MHz HCSL für AI-Server mit PCIe Gen5

Alle Komponenten der Server Architektur benötigen einen gemeinsamen Referenztakt. Der 100 MHz HCSL Oszillator ist aufgrund seines niedriger RMS-Jitters und der hohen Signalintegrität für diese PCIe Gen5/Gen6-Architektur geeignet und liefert den Takt angefangen für die CPU, und den PCIe-Switch bis zum Netzwerkadapter.

Beispiel 2: 156,25 MHz-HCSL für Ethernet-Switch-ASIC

Ein moderner 400G-/800G-Switch besitzt häufig eine 51,2 Tb/s Switch-Kapazität und hunderte von SERDES-Lanes.

Während in der Vergangenheit 156,25-MHz-LVDS-Oszillatoren als Taktquelle eingesetzt wurden, so setzt man immer häufiger 156,25-MHz-HCSL-Oszillatoren ein, wenn die PCIe- und Ethernet-Domänen gemeinsam getaktet werden und ein besonders niedriger Jitter gefordert wird.

Während 100 MHz HCSL weiterhin den Standardtakt für PCIe-Systeme darstellt, wird 156,25 MHz HCSL zunehmend in AI-Servern, CXL-Plattformen und Hochgeschwindigkeitsnetzwerken eingesetzt, wo höchste Anforderungen an Jitter und SERDES-Performance bestehen.

LVPECL / PECL – Höchste Präzision für Telekommunikation und Synchronisation

Während LVDS häufig für Datacenter und Ethernet verwendet wird und HCSL stark PCIe-getrieben ist, werden LVPECL-Oszillatoren überall dort eingesetzt, wo höchste Anforderungen an Phasenrauschen, Synchronisation und Hochgeschwindigkeits-Datenübertragung bestehen – von 5G-Basisstationen über optische Transportnetze bis hin zu 400G-/800G-Infrastrukturen.

Mobilfunknetze müssen tausende Nutzer gleichzeitig versorgen und dabei Funkzellen präzise synchronisieren. Unterschiedliche Funktionen im Mobilfunk stellen höchste Anforderungen an die Frequenzstabilität und das Phasenrauschen der Taktquelle. LVPECL- und PECL-Oszillatoren bieten die hierfür erforderliche Signalqualität und werden deshalb häufig in Telekommunikations- und Netzwerkinfrastrukturen eingesetzt.

Beispiel 1: 122,88 MHz LVPECL für 5G-Basisstation

Die Frequenz 122,88 MHz ist heute eine der wichtigsten Referenzfrequenzen im Mobilfunk. Die Frequenz ist ein Vielfaches der in Mobilfunksystemen verwendeten Sampling-Raten und ermöglicht eine effiziente Takterzeugung für die digitale Signalverarbeitung in LTE, 5G, Massive MIMO, Beamforming. Das sehr geringe Phasenrauschen, gutes EMV Verhalten und die hohe Signalqualität sprechen für LVPECL Oszillatoren.

Beispiel 2: 10 MHz LVPECL für Synchronisationsserver

Die 10-MHz-Referenz ist weltweit die klassische Frequenz für präzise Zeit- und Frequenzverteilung. Sie wird für PTP Grandmaster, SyncE Clock, GNSS Timing Receiver verwendet.

Beispiel 3: 156,25-MHz-LVPECL für 400G/800G-Carrier-Ethernet

Anders als im Datacenter, wo häufig LVDS ausreicht, werden in Telekom- und Carrier-Netzen oft besonders hochwertige Referenz-takte benötigt. Bei sehr langen Übertragungsstrecken addieren sich Timing-Fehler über viele Netzwerkelemente. Deshalb werden in OTN-Netzen, in DWDM-System- und Carrier-Ethernet-Switches häufig Oszillatoren mit besonders niedrigem RMS-Jitter und geringem Nahbereichsphasenrauschen eingesetzt. Die Beispiele verdeutlichen, dass die einst klar abgegrenzten Aufgaben von LVDS, HCSL und LVPECL durch die Konvergenz von KI, Cloud Computing und Hochgeschwindigkeitsnetzwerken zunehmend zusammenwachsen.

Die Produktpalette der Differentialoszillatoren

Die aktuellen Industrietrends greift Geyer Quartz Technology auf und behält dabei die Flexibilität in Design und Fertigung im Auge. In diesem Sinne hat Geyer Palette an LVDS- und LVPECL-Oszillatoren um Varianten in kleineren Gehäusen ergänzt und um HCSL-Oszillatoren erweitert. Die Produktfamilien mit ausgewählten Frequenzen sind auf der Homepage und im Webshop von Geyer zu finden:

Oszillator Typ	Dimensionen	Produkt-Familie
LVPECL, 6P	7.0x5.0x1.7 mm	KXO-67
LVPECL, 6P	5.0x3.2x1.3 mm	KXO-68
LVPECL, 6P	3.2x2.5x1.0 mm	KXO-69
LVDS, 6P	7.0x5.0x1.7 mm	KXO-V65
LVDS, 6P	5.0x3.2x1.3 mm	KXO-V66
LVDS, 6P	3.2x2.5x1.0 mm	KXO-V64
LVDS, 6P	2.5x2.0x1.0 mm	KXO-V60
LVDS, VCXO, 6P	7.0x5.0x1.7 mm	KXO-V63
LVDS, VCXO, 6P	5.0x3.2x1.3 mm	KXO-V62
LVDS, VCXO, 6P	3.2x2.5x1.2 mm	KXO-V61
HCSL, 6P	3.2x2.5x1.0 mm	KXO-51
HCSL, 6P	2.5x2.0x1.0 mm	KXO-52

Zusammenfassend lassen sich im Moment die wichtigsten Frequenzen und Anwendungsdomänen wie folgt darstellen:

- LVDS 156,25 MHz → Datacenter & Ethernet
- HCSL 100 MHz → PCIe, AI-Server & GPU-Cluster
- LVPECL 156,25 MHz oder 122,88 MHz → Telekom, optische Netze & Synchronisation

Auf der Homepage von Geyer und im Webshop sind weitere Details zu den Produktfamilien mit ausgewählten Frequenzen zu finden. (ha)



Auf einen Blick

Timing entscheidet über Systemperformance

Während LVDS, HCSL und LVPECL ursprünglich unterschiedliche Herausforderungen adressierten – Datenübertragung, Computing und Synchronisation – wachsen diese Welten durch KI, Cloud Computing, CXL und 800G-Netzwerke zunehmend zusammen. Moderne Plattformen vereinen heute alle drei Anforderungen und damit häufig auch mehrere Timing-Technologien innerhalb eines Systems. Mit dieser Konvergenz verschiebt sich die

Bedeutung des Timings grundlegend: Nicht mehr einzelne Komponenten, sondern die Leistungsfähigkeit kompletter Systemarchitekturen hängt von der Qualität der Taktverteilung, Synchronisation und Signalintegrität ab.

Timing ist längst mehr als eine Taktquelle – es ist ein entscheidender Faktor für Bandbreite, Synchronisation und Systemperformance in der digitalen Infrastruktur von morgen. (ha)